

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-307225

(43)Date of publication of application : 22.11.1996

(51)Int.Cl.

H03K 17/22

(21)Application number : 07-108548

(71)Applicant : MATSUSHITA ELECTRON CORP

(22)Date of filing : 02.05.1995

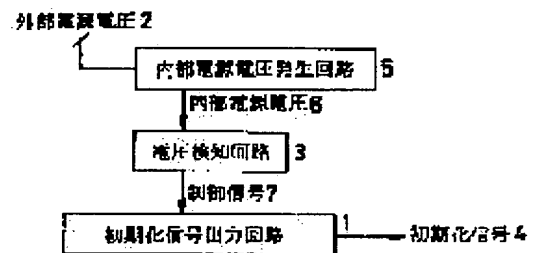
(72)Inventor : ARITA MEI  
KAGENISHI YUKIHIRO

## (54) INITIALIZING CIRCUIT FOR SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE

## (57)Abstract:

PURPOSE: To provide the initializing circuit which is allowed to operate the semiconductor integrated circuit device after the semiconductor integrated circuit device becomes stable.

CONSTITUTION: An internal power supply voltage generating circuit 5 inputs an external power supply voltage 2 to generate an internal power supply voltage 6 required for the operation of the semiconductor integrated circuit device. A voltage detection circuit 3 detects it that the internal power supply voltage 6 generated by the internal power supply voltage generating circuit 5 reaches a voltage level required to stably operate the semiconductor integrated circuit device to output a control signal 7. An initializing signal output circuit 1 generates an initializing signal 4 to set the semiconductor integrated circuit device to the initial state in response to the control signal 7 outputted by the voltage detection circuit 3.



## LEGAL STATUS

[Date of request for examination] 08.12.2000

[Date of sending the examiner's decision of rejection] 14.10.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-307225

(43)公開日 平成8年(1996)11月22日

(51)IntCl.<sup>6</sup>

H 0 3 K 17/22

識別記号

庁内整理番号

9184-5K

F I

H 0 3 K 17/22

技術表示箇所

C

審査請求 未請求 請求項の数2 O L (全 4 頁)

(21)出願番号 特願平7-108548

(22)出願日 平成7年(1995)5月2日

(71)出願人 000005843

松下電子工業株式会社

大阪府高槻市幸町1番1号

(72)発明者 在田 盟

大阪府高槻市幸町1番1号 松下電子工業株式会社内

(72)発明者 蔭西 幸博

大阪府高槻市幸町1番1号 松下電子工業株式会社内

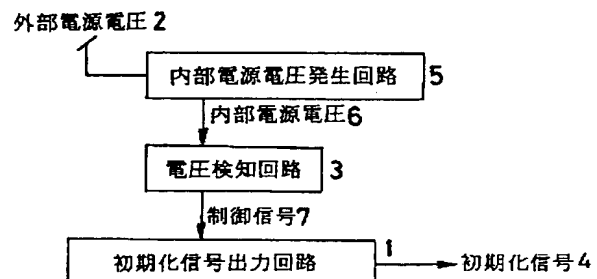
(74)代理人 弁理士 宮井 暎夫

(54)【発明の名称】 半導体集積回路装置の初期化回路

(57)【要約】

【目的】 半導体集積回路装置が安定してから半導体集積回路装置を動作可能とする初期化回路を提供する。

【構成】 内部電源電圧発生回路5は、外部電源電圧2を入力として、半導体集積回路装置の動作に必要な内部電源電圧6を発生する。電圧検知回路3は、内部電源電圧発生回路5が発生する内部電源電圧6が半導体集積回路装置を安定に作動させるために必要な電圧レベルに達したことを検出して、制御信号7を出力する。初期化信号出力回路1は、電圧検知回路3が出力する制御信号7に応答して、半導体集積回路装置を初期状態に設定するための初期化信号4を発生する。



1

## 【特許請求の範囲】

【請求項1】 外部電源電圧を入力として、半導体集積回路装置の動作に必要な内部電源電圧を発生する内部電源電圧発生回路と、

前記内部電源電圧発生回路が発生する内部電源電圧が、半導体集積回路装置を安定に作動させるために必要な電圧レベルに達したことを検出して、制御信号を出力する電圧検知回路と、

前記電圧検知回路が出力する制御信号に応答して、半導体集積回路装置を初期状態に設定するための初期化信号を発生する初期化信号出力回路とを備えた半導体集積回路装置の初期化回路。

【請求項2】 電圧検知回路と初期化信号出力回路との間に、制御信号を遅延する遅延回路を設けた請求項1記載の半導体集積回路装置の初期化回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 この発明は、半導体集積回路装置の初期化回路に関するものである。

## 【0002】

【従来の技術】 半導体集積回路装置の初期化回路は、電源投入時に半導体集積回路装置を安定させるために初期化を行うという機能を持っている。図5は従来の初期化回路の一例を示すブロック図である。図5において、1は初期化信号出力回路、2は外部電源電圧、4は初期化信号、8は遅延回路、10は制御信号、11は外部クロック信号であり、遅延回路8は遅延時間Tを持っている。初期化信号4がHレベル時に半導体集積回路装置の初期化を行い（待機状態）、Lレベル時に半導体集積回路装置を動作可能状態にする。

【0003】 図6は図5に示す従来の初期化回路の電源投入時の外部電源電圧2、外部クロック信号11および初期化信号4の変化を示す信号波形図である。以下に、電源投入時の初期化回路の動作について説明する。電源投入時において、初期化信号4はHレベルを出力する。外部電源電圧2の電圧レベルが $V_2$ に到達すると遅延時間Tだけ遅延回路8が動作する。遅延回路8の動作中は外部クロック信号11が入力されても外部クロック信号11は受け入れられない。遅延時間T後に遅延回路8が制御信号10を出力し、さらに外部クロック信号11が入力されると初期化信号4がHレベルからLレベルに変化し、半導体集積回路装置を動作可能状態にする。

## 【0004】

【発明が解決しようとする課題】 従来例の初期化回路においては、外部電源電圧2の電圧レベルが $V_2$ 以上でかつ基板電圧を供給する内部電源電圧が所望の電圧レベル（半導体集積回路装置を安定に作動させるために必要な電圧レベル）に到達する前に外部クロック信号11が入力され、初期化信号4がHレベルからLレベルに変化する。そのため、半導体集積回路装置が安定する前に動作

2

状態になり、異常状態になるという問題があった。

【0005】 この発明は上記従来の問題点を解決するもので、半導体集積回路装置が安定してから半導体集積回路装置を動作可能とする半導体集積回路装置の初期化回路を提供することを目的とする。

## 【0006】

【課題を解決するための手段】 請求項1記載の半導体集積回路装置の初期化回路は、外部電源電圧を入力として半導体集積回路装置の動作に必要な内部電源電圧を発生する内部電源電圧発生回路と、内部電源電圧発生回路が発生する内部電源電圧が半導体集積回路装置を安定に作動させるために必要な電圧レベルに達したことを検出して制御信号を出力する電圧検知回路と、電圧検知回路が出力する制御信号に応答して、半導体集積回路装置を初期状態に設定するための初期化信号を発生する初期化信号出力回路とを備えている。

【0007】 また、請求項2記載の半導体集積回路装置の初期化回路は、電圧検知回路と初期化信号出力回路との間に、制御信号を遅延する遅延回路を設けている。

## 【0008】

【作用】 請求項1記載の半導体集積回路装置の初期化回路は、内部電源電圧が半導体集積回路装置を安定に作動させるために必要な電圧レベルに達したことを電圧検知回路が検知し、これによって、初期化信号出力回路が半導体集積回路装置を動作可能にし、半導体集積回路装置が安定した後に動作可能とすることができる。

【0009】 また、請求項2記載の半導体集積回路装置の初期化回路は、内部電源電圧が所定の電圧レベルに到達したことを電圧検知回路が検知してから初期化信号を出力するまでに遅延時間があるため、半導体集積回路装置がさらに安定した後に動作可能とすることができる。

## 【0010】

【実施例】 以下に、この発明の実施例を図面を参照しながら説明する。図1はこの発明の半導体集積回路装置の初期化回路の第1の実施例であり、1は初期化信号出力回路、2は外部電源電圧、3は電圧検知回路、4は初期化信号、5は外部電源電圧2を入力として内部電源電圧を発生する内部電源電圧発生回路、6は内部電源電圧、7は制御信号である。内部電源電圧6は半導体集積回路装置の基板電圧を供給している。従来例と同様に、初期化信号4がHレベル時に半導体集積回路装置を待機状態にし、つまり初期化を行い、Lレベル時に半導体集積回路装置を動作可能にする。

【0011】 図2は図1における電源投入時の外部電源電圧2、内部電源電圧6および初期化信号4の変化を示す信号波形図である。なお、内部電源電圧6は負の値である。DRAMのnMOSトランジスタの基板電圧としては、従来から負電圧を与えることが行われており、本明細書における内部電源電圧発生回路は基板電圧発生回路を想定している。

3

【0012】以下に、この実施例の電源投入時の初期化回路の動作について説明する。電源投入時は初期化信号4はHレベルを出力する。また、電源投入時から外部電源電圧2の電圧レベルが上昇するにつれて、内部電源電圧6の電圧レベルは下降していく。内部電源電圧6の電圧レベルがV<sub>1</sub>（半導体集積回路装置を安定に作動させるために必要な電圧レベル）に到達すると、半導体集積回路装置は安定したことになる。内部電源電圧6の電圧レベルがV<sub>1</sub>に到達したことを電圧検知回路3が検知すると、電圧検知回路3が初期化信号出力回路1に制御信号7を出力する。その時、初期化信号4がHレベルからLレベルに変化し、半導体集積回路装置を動作可能状態にする。

【0013】以上のように、この実施例によれば、外部電源電圧2の電圧レベルによらず内部電源電圧6が半導体集積回路装置を安定に作動させる電圧レベルに達したことを検知した後、初期化信号4をLレベルとするため、半導体集積回路装置が安定した後に動作可能状態とすることができる。したがって、半導体集積回路装置が異常状態になることを防止できる。

【0014】図3はこの発明の半導体集積回路装置の初期化回路の第2の実施例であり、1は初期化信号出力回路、2は外部電源電圧、3は電圧検知回路、4は初期化信号、5は外部電源電圧2を入力として内部電源電圧を発生する内部電源電圧発生回路、6は内部電源電圧発生回路5の出力である内部電源電圧、7、9は制御信号、8は遅延回路である。内部電源電圧6は半導体集積回路装置の基板電圧を供給している。遅延回路8は遅延時間Tを持っている。図1の構成と異なるのは、電圧検知回路3と初期化信号出力回路1の間に遅延回路8が挿入されたことである。

【0015】図4は図3における電源投入時の外部電源電圧2、内部電源電圧6および初期化信号4の変化を示す信号波形図である。以下に、この実施例の電源投入時の初期化回路の動作について説明する。電源投入時は初期化信号4はHレベルを出力する。また、電源投入時から外部電源電圧2の電圧レベルが上昇するにつれて、内部電源電圧6の電圧レベルは下降していく。内部電源電圧6の電圧レベルがV<sub>1</sub>（半導体集積回路装置を安定に作動させるために必要な電圧レベル）に到達すると、半導体集積回路装置は安定したことになる。以上は第1の実施例の場合と同様である。内部電源電圧6の電圧レベルがV<sub>1</sub>に到達したことを電圧検知回路3が検知すると、電圧検知回路3が遅延回路8に制御信号7を出力す

4

る。遅延時間T後に、初期化信号出力回路1に制御信号9が入力される。その時、初期化信号4がHレベルからLレベルに変化し、半導体集積回路装置を動作可能状態にする。

【0016】以上のように、この実施例によれば、内部電源電圧6の電圧レベルを検知してから動作可能状態とするまでの時間を第1の実施例の場合より遅らせることができるので、第1の実施例の場合よりさらに半導体集積回路装置が安定した後に動作可能状態となる。したがって、第1の実施例の場合より半導体集積回路装置が異常状態になることを確実に防止できる。

【0017】

【発明の効果】この発明によれば、電源投入時に半導体集積回路装置が安定した後に動作可能状態とすることができるので、半導体集積回路装置が異常状態になることを防止できる。

【図面の簡単な説明】

【図1】この発明の第1の実施例における半導体集積回路装置のブロック図である。

【図2】図1における電源投入時の外部電源電圧2、内部電源電圧6および初期化信号4の変化を示す信号波形図である。

【図3】この発明の第2の実施例における半導体集積回路装置のブロック図である。

【図4】図3における電源投入時の外部電源電圧2、内部電源電圧6および初期化信号4の変化を示す信号波形図である。

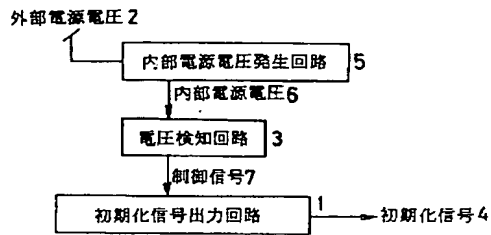
【図5】従来例の半導体集積回路装置のブロック図である。

【図6】図5における電源投入時の外部電源電圧2、外部クロック信号11および初期化信号4の変化を示す信号波形図である。

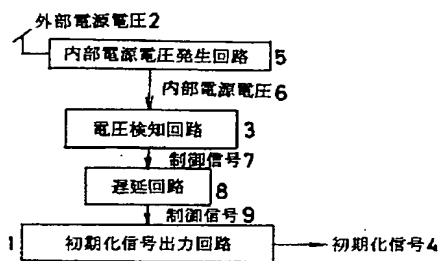
【符号の説明】

- 1 初期化信号出力回路
- 2 外部電源電圧
- 3 電圧検知回路
- 4 初期化信号
- 5 内部電源電圧発生回路
- 6 内部電源電圧
- 7 制御信号
- 8 遅延回路
- 9 制御信号
- 10 制御信号
- 11 外部クロック信号

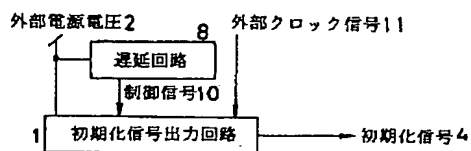
【図1】



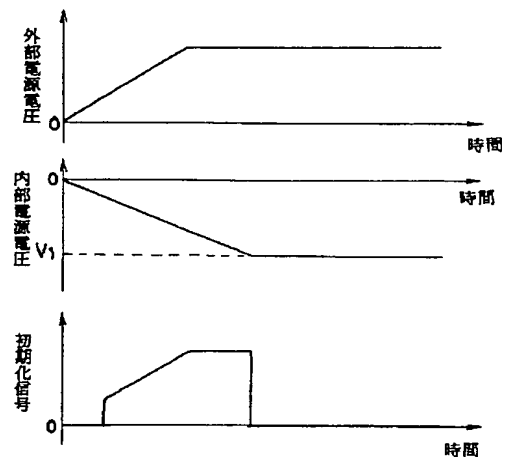
【図3】



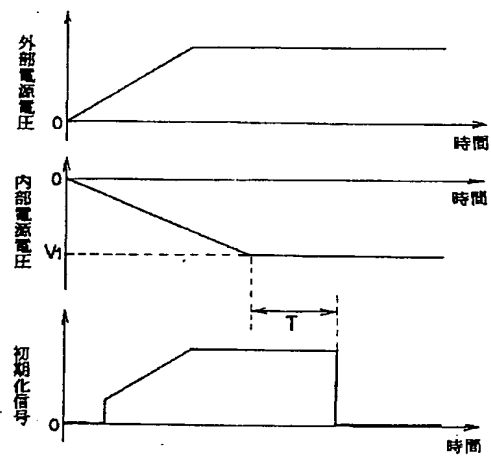
【図5】



【図2】



【図4】



【図6】

